

Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»
Кафедра вычислительной техники

Паспорт экзамена

по дисциплине «Архитектура средств вычислительной техники», 5 семестр

1. Методика оценки

Экзамен проводится в устной форме, по билетам. Билет формируется по следующему правилу: оба вопроса выбираются из диапазона вопросов 1-36 (список вопросов приведен ниже). В ходе экзамена преподаватель вправе задавать студенту дополнительные вопросы из общего перечня (п. 4).

Форма экзаменационного билета

НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
Факультет АВТФ

Билет № _____

к экзамену по дисциплине «Архитектура средств вычислительной техники»

1. Вопрос 1
2. Вопрос 2.

Утверждаю: зав. кафедрой _____ должность, ФИО
(подпись)
(дата)

2. Критерии оценки

- Ответ на экзаменационный билет считается **неудовлетворительным**, если студент при ответе на вопросы не дает определений основных понятий, не способен показать причинно-следственные связи явлений, при решении задачи допускает принципиальные ошибки, оценка составляет 36-40 *баллов*.
- Ответ на экзаменационный билет засчитывается на **пороговом** уровне, если студент при ответе на вопросы дает определение основных понятий, может показать причинно-следственные связи явлений, при решении задачи допускает не принципиальные ошибки, например, вычислительные, оценка составляет 30-35 *баллов*.
- Ответ на экзаменационный билет засчитывается на **базовом** уровне, если студент при ответе на вопросы формулирует основные понятия, законы, дает характеристику процессов, явлений, проводит анализ причин, условий, может представить

качественные характеристики процессов, не допускает ошибок при решении задачи, оценка составляет 20-29 *баллов*.

- Ответ на экзаменационный билет засчитывается на **продвинутом** уровне, если студент при ответе на вопросы проводит сравнительный анализ подходов, проводит комплексный анализ, выявляет проблемы, предлагает механизмы решения, способен представить количественные характеристики определенных процессов, приводит конкретные примеры из практики, не допускает ошибок и способен обосновать выбор метода решения задачи, оценка составляет 19-0 *баллов*.

3. Шкала оценки

В общей оценке по дисциплине экзаменационные баллы учитываются в соответствии с правилами бально –рейтинговой системы, приведенными в рабочей программе дисциплины.

4. Вопросы к экзамену по дисциплине «Архитектура средств вычислительной техники»

1. Основные принципы построения ЭВМ.
2. Архитектуры процессоров и их сравнительная оценка. Процессоры CISC, RISC, VLIW, MISC и их особенности.
3. Основные характеристики ЭВМ.
4. Способы организации работы процессоров (последовательный, параллельный, конвейерный и т.д.).
5. Конвейерные структуры процессоров. Конвейер команд.
6. Факторы, снижающие производительность конвейерных структур и методы борьбы с ними.
7. Предсказание переходов в процессорах с конвейерной структурой.
8. Суперконвейерные, суперскалярные процессоры. Гиперпоточковая технология.
9. Классификация, структуры, функции устройств управления ЭВМ.
10. Структуры команд ЭВМ. Адресность ЭВМ. Место адресного сопроцессора в структуре ЭВМ.
11. Схемно-логические устройства управления, принципы построения.
12. Структура, функционирование микропрограммных устройств управления. Виды микропрограммного управления (МПУ) и их сравнительная оценка.
13. Понятие прерывания программ. Типы прерываний. Характеристики, структуры систем прерываний и их сравнительная оценка.
14. Способы обнаружения запросов, распознавания причин прерывания и способы формирования начального адреса прерывающей программы.
15. Понятие допустимого момента прерывания. Обработка прерываний на уровне команд и на уровне микрокоманд. Схемы. Способы возврата из прерываний.
16. Организация вхождения в прерывающую программу. Таблица векторов прерываний.
17. Прерывания в IA – 32, IA – 64.
18. Приоритетное обслуживание прерываний.
19. Понятие слова состояния программы (ССП), структура ССП. Методы запоминания и восстановления ССП.
20. Назначение, функции структуры контроллеров прерываний. Примеры.
21. Классификация, характеристики запоминающих устройств. Структура памяти ЭВМ.
22. Способы организации оперативной памяти ЭВМ.
23. Назначение, структурная организация КЭШ-памяти. Место КЭШа в структуре процессора.
24. Алгоритмы свопинга и замещения информации в КЭШе.

25. Страничная организация памяти. Организация, хранение, использование страничных таблиц. Стратегия замещения страниц.
26. Странично-сегментная организация памяти. Формирование физических адресов. Особенности сегментно-страничной организации памяти в архитектуре IA – 32.
27. Модель памяти в IA–64.
28. Защита информации в ЭВМ. Защита оперативной памяти.
29. Архитектура и виды ввода-вывода в ЭВМ. Способы организации адресного пространства ввода-вывода. Технология plug & play.
30. Программно – управляемый ввод-вывод. Ввод-вывод по прерываниям.
31. Ввод-вывод с прямым доступом к памяти.
32. Структура и функции контроллера ПДП.
33. Сопроцессоры (каналы) ввода-вывода: назначение режимы работы. Основное отличие сопроцессора ввода-вывода и контроллера ПДП.
34. Принципы организации контроля функционирования ЭВМ. Классификация методов контроля.
35. Контроль оперативной памяти. Код Хемминга.
36. Аппаратные методы контроля арифметических и операций.